Федеральное агентство связи (Россвязь)

Федеральное государственное бюджетное образовательное учреждение

высшего образования

«Сибирский государственный университет телекоммуникаций и информатики»

(СибГУТИ)

Кафедра ВС

**РАСЧЁТНО-ГРАФИЧЕСКОЕ ЗАДАНИЕ**

по дисциплине «Архитектура вычислительных систем»

Вариант № 31

Выполнил:

студент гр. ИП-312\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ /Золотарев А.П./

подпись

Проверил:

доцент кафедры ВС

к.т.н. \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ /А.В. Ефимов /

ОЦЕНКА, подпись

Новосибирск 2015

ОГЛАВЛЕНИЕ

[ОТВЕТ НА ПЕРВЫЙ ВОПРОС 3](#_Toc432276047)

[ЗАДАНИЕ 3](#_Toc432276048)

[ОТВЕТ 3](#_Toc432276049)

Сравнительный анализ вычислительных систем с архитектурами MISD и SIMD [3](#_Toc432276050)

[Пример функциональной структуры промышленной ВС 8](#_Toc432276050)

[ОТВЕТ НА ВТОРОЙ ВОПРОС](#_Toc432276047) 11

[ЗАДАНИЕ](#_Toc432276048) 11

[ОТВЕТ](#_Toc432276049) 11

# 1. ОТВЕТ НА ПЕРВЫЙ ВОПРОС

## 1.1. ЗАДАНИЕ

Выполнить сравнительный анализ вычислительных систем с архитектурами MISDи SIMD. Привести пример функциональной структуры промышленной ВС.

## 1.2. ОТВЕТ

### 1.2.1. Сравнительный анализ вычислительных систем с архитектурами MISD и SIMD.

Модель коллектива вычислителей есть диалектическое обобщение модели вычислителя, следовательно, вычислительные системы в сравнении с ЭВМ Дж. фон Неймана являются принципиально новыми средствами техники обработки информации, средствами с качественно новыми архитектурными возможностями. В самом деле, в архитектурном плане выделяют четыре типа архитектур вычислительных средств: SISD, MISD, SIMD, MIMD или, при использовании русской аббревиатуры,

ОКОД, МКОД, ОКМД, МКМД.

Архитектуры MISD и SIMD относятся к вычислительным системам. В этих архитектурах имеет место “множественность” потоков или команд, или данных. Множественность характеризуется количеством одновременно реализуемых потоков команд или данных. Архитектура MISD (Multiple Instruction stream / Single Data stream) или МКОД (Множественный поток Команд и Одиночный поток Данных) позволяет нескольким потокам команд обрабатывать один поток данных. Архитектура SIMD (Single Instruction stream / Multiple Data stream) или ОКМД (Одиночный поток Команд и Множественный поток Данных) предоставляет возможность одному потоку команд обрабатывать несколько потоков данных.

Приведенная классификация архитектур средств обработки информации была предложена профессором Стенфордского университета США М. Дж. Флинном (M.J. Flynn) в 1966 г. и получила широкое распространение.

В архитектурах типа MISD, SIMD (рис.1) допустимо построение нескольких классов вычислительных систем, среди которых наибольший интерес представляют: 1)конвейерные ВС, 2)матричные ВС, 3)ВС с программируемой структурой.

*Конвейерные ВС* – это класс систем, архитектура которых является предельным вариантом эволюционного развития последовательной ЭВМ и простейшей версией модели коллектива вычислителей. В основе таких систем лежит конвейерный (или цепочечный) способ обработки информации, а их функциональная структура представляется в виде “последовательности” связанных элементарных блоков обработки (ЭБО) информации. Все блоки работают параллельно, но каждый из них реализует лишь свою операцию над данными одного и того же потока. Сказанное позволяет относить конвейерные ВС к MISD-системам (рис. 1). Реальные промышленные высокопроизводительные ВС являются, как правило, мультиконвейерными. В них единое управляющее устройство (управляющая ЭВМ или подсистема, контроллер и т.п.) формирует один поток команд и несколько параллельных потоков данных на подсистемы–конвейеры. Последнее обстоятельство позволяет относить такие мультиконвейерные ВС к системам с архитектурой SIMD.

*Матричные ВС* основываются на принципе массового параллелизма, в них обеспечивается возможность одновременной реализации большого числа операций на элементарных процессорах (ЭП), “объединенных” в матрицу. Каждый ЭП – композиция из арифметико-логического устройства (АЛУ) и локальной памяти (ЛП); последняя предназначается для хранения части данных (но не части программы или параллельной ветви!). Поток команд на матрицу ЭП формируется устройством управления (следовательно, оно имеет в своём составе память для хранения программ обработки данных). Такие ВС рассчитаны, в частности, на решение задач матричной алгебры. Они имеют SIMD-архитектуру в классическом виде.

*Вычислительные системы с программируемой структурой* полностью основываются на модели коллектива вычислителей и являются композицией взаимосвязанных элементарных машин (ЭМ). Каждая ЭМ в своем составе обязательно имеет локальный коммутатор (ЛК), процессор и память; может иметь также внешние устройства. Локальная память ЭМ предназначается для хранения и части данных, и, главное, ветви параллельной программы. Архитектура ВС с программируемой структурой относится к типу MIMD. Такие ВС по своим потенциальным архитектурным возможностям не уступают ни одному из перечисленных выше классов систем. Они прежде всего ориентированы на распределенную обработку информации; эффективны и при конвейерной, и при матричной обработке. При распределенном способе обработки данных на ВС полностью используются возможности MIMD-архитектуры. При конвейерном и матричном способах обработки данных архитектура MIMD виртуально трансформируется соответственно в архитектуру MISD и SIMD. Системы с программируемой структурой рассчитываются на работу во всех основных режимах: решения сложной задачи, обработки наборов задач, обслуживания потоков задач, реализации функций вычислительной сети.







**…**

**…**

# Конвейер элементарных блоков обработки

Поток данных



Память

**Поток результатов**

**. . .**

**. . .**

Рис. 1. MISD-архитектура

Конвейерные ВС

поток команд,

поток данных

Устройство управления

****

****

****

****

****

****

****

****







****

****





**…**

**…**

**…**

**…**

**…**

**…**

**…**

**АЛУ**

ЛП

Рис. 2. SIMD-архитектура

## Матричные ВС

#### **АЛУ** – арифметико-логическое устройство, **ЛП** – локальная память,

#### **ЛК** – локальный коммутатор, **ЭП** – элементарный процессор

Для сравнительного анализа рассмотрим некоторые принципы:

1)параллельность выполнения операций

2)программируемость структуры

3)однородность

|  |  |  |
| --- | --- | --- |
|  | SIMD | MISD |
|  | Конвейерные ВС | Матричные ВС |
| Параллельность выполнения операций | Обеспечивается на различных уровнях. На макроуровне – возможность параллельной работы произвольного числа процессоров. На уровне процессоров – возможность параллельной работы порядка 10 конвейеров. На микроуровне закладывается возможность организации конвейеров из десятков элементарных блоков обработки информации. | Обеспечивается на нескольких функциональных уровнях. На макроуровне достигается за счет одновременной работы нескольких матричных процессоров. На микроуровне выражается в возможности одновременной работы большого количества элементарных процессоров. |
| Программируемость структуры | С развитием архитектуры конвейерных ВС находит все более полное воплощение. Например, в STAR-100 обеспечивалась избирательная обработка компонентов векторов данных путем введения специального булевского вектора. В Сray-1 стало возможным программировать последовательность использования 12 конвейеров процессора. В дальнейших разработках реализована возможность программирования межпроцессорных взаимодействий. | ВС может быть настроена так, что ее различные квадранты или подсистемы будут одновременно решать различные задачи. Кроме того, в пределах квадранта или подсистемы имеется возможность программировать направление передачи информации от каждого ЭП, т.е. настраивать канал связи между любыми ЭП. В ВС заложены средства программного управления состоянием каждого ЭП. Т.о. на различных группах ЭП можно выполнять различные программы. Но т.к. в подсистеме или квадранте есть только одно УУ, группы ЭП должны работать последовательно. |
| Однородность структуры | Этот принцип в данном типе ВС проявляется достаточно четко, т.к. характерно наличие нескольких идентичных конвейеров, небольшое разнообразие элементарных блоков обработки для формирования конвейеров, регулярность связей между блоками в конвейере, наличие нескольких одинаковых блоков. | Видна на все функциональных уровнях. На макроуровне – выражена тем, что все матричные процессоры и УУ, входящие в них, одинаковы. На микроуровне однородность достигнута за счет применения множества идентичных ЭП. Сети межпроцессорных связей однородные. ВС формируется из конструк |

ВС с программируемой структурой – гибкий класс средств обработки информации с архитектурой MIMD. Архитектуру таких систем не имеет принципиальных ограничений на пути к более полному воплощению в реализациях принципов модели коллектива вычислителей как на макроуровне, так и на микроуровне. ВС с программируемой структурой являет собой революционный отход от классической архитектуры ЭВМ Дж. фон Неймана.

Концепция ВС с программируемой структурой позволяет в условиях современных ограничений в производстве средств микропроцессорной техники строить промышленные ВС, множество конфигураций которых составляют семейства совместимых экономичных моделей для широкого диапазона по производительности, надежности и живучести.

Количество ЭМ и структура сетей связи между ними в ВС данного типа допускают варьирование в широких пределах. Рост производительности ВС осуществляется за счет увеличения количества ЭМ и расширений конфигурации каждой из них.

1.2.2.Пример функциональной структуры промышленной ВС.

В качестве примера приведем вычислительную систему СМ-1. Это первая модель семейства Connection Machine – была спроектирована в Thinking Machines Corp. в течение 1983 г. и первой половины 1984 г. Максимальная конфигурация модели СМ-1 (из 64 К процессоров) имела быстродействие 2000 MIPS (2\*109 опер./с над 32-разрядными целыми числами) и обладала распределенной оперативной памятью емкостью 32 Мбайт.

###### Коммутатор

Подсистема

CM3

Подсистема

CM0

###### УУ

**0**

УУ

Подсистема

CM1

Подсистема

CM2

УУ

УУ

**Система ввода/вывода**

ПД

ПД

ПД

ГД

Параллельное

процессорное

устройство

Сеть

# СП0

# ИШ

# СП3

ИШ

# СП1

ИШ

# СП2

ИШ

УУ

1

###### УУ

**2**

###### УУ

**3**

###### УУ

**1**

Рис. 3. Структура СМ-1

В состав ВС СМ-1 входят:

* параллельное процессорное устройство;
* четыре сервисных процессора (СП0-СП3) с интерфейсов шин (ИШ);
* коммутатор.

Основу любой конфигурации СМ-1 составляет параллельное процессорное устройство, которое может иметь в своем составе от одной до четырех подсистем (СМ0-СМ3). В пределах каждой из подсистем данные распределяются по процессорам, и одна и та же программа управляет работой множества процессоров (но каждого над своим подмножеством данных).

Устройство управления (УУ) ВС СМ-1 – специально спроектированный микрокомпьютер для реализации функций виртуальной машины. Это устройство содержит память нанокоманд емкостью 16 К 96-разрядных слов.

Сервисные процессоры составляют аппаратурно-программную среду для разработки системного ПО. Они выполняют также функции ведущих процессоров и обеспечивают взаимодействие с сетью ЭВМ.

Коммутатор предназначается для организации взаимодействия между сервисными процессорами и устройствами управления. Коммутатор реализует механизм разделения который позволяет в пределах данной ВС конфигурировать до четырех подсистем, работающих под управлением своего сервисного процессора.

# 2. ОТВЕТ НА ВТОРОЙ ВОПРОС

## 2.1. ЗАДАНИЕ

Произвести численный расчет и построить график для функции осуществимости f(t) решения задач на ЭВМ для следующих показателей:

– интенсивности решения задач β = 0,003 1/ч

– интенсивности отказов ЭВМ λ=10-3 ч.

## 2.2. ОТВЕТ

Цель функционирования ЭВМ – решение поступивших задач (выполнение программ решения задач). Однако введенные показатели надежности ЭВМ устанавливают взаимосвязь лишь между потенциально возможной производительностью и надежностью (безотказностью, ремонтопригодностью, готовностью) машины, т.е. характеризуют качество функционирования ЭВМ безотносительно к процессу решения задач. Этот пробел можно устранить, если использовать для характеристики работы ЭВМ *функцию осуществимости решения задач*



где  – вероятность безотказной работы ЭВМ;  т.е.  есть вероятность события  – случайная величина, являющаяся моментом решения задачи на работоспособной (абсолютно надежной) ЭВМ. В качестве закона распределения времени решения задач на ЭВМ может быть взят экспоненциальный:



где  – интенсивность решения задач на машине.=0.003

Говорят, что решение задачи на ЭВМ осуществимо, если для некоторого одновременно выполняются  и , где  и  – “пороги осуществимости”; они выбираются из практических соображений. Интерес представляет также величина которая отыскивается численными методами.

Известно, что в нормальных условиях эксплуатации ЭВМ интенсивность отказа а функция надежности равна:



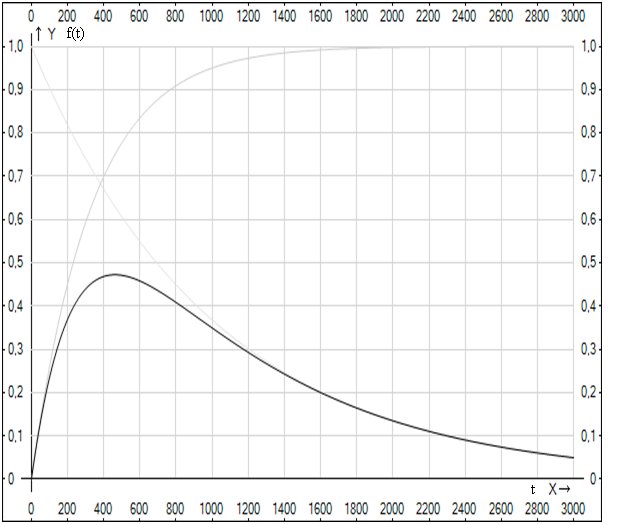
Подставляя известные нам данные получим следующую функцию для расчета надежности:

*r*(*t*)=exp(-\**t*)

Тогда *функцию осуществимости решения задач* будем рассчитывать по формуле:

exp(-\**t*).

Функция осуществимости



f(t)

Рис. 4. Функция осуществимости